

# 中國文化大學教師教學創新暨教材研發獎勵期末成果報告書

## 壹、計畫名稱

- 積體電路理論與實務輔助創新教學計畫

## 貳、實施課程、授課教師姓名

- 實施課程：類比積體電路
- 授課教師：張家宏

## 參、前言

半導體產業是在台灣科技業裡扮演著舉足輕重的角色，也因此造就了國內過去幾十年來科技業的經濟奇蹟，然而隨著先進製程的演進以及積體電路愈來愈複雜，在晶片電路設計上的考量已經漸漸脫離傳統書本上的簡易模型，且在實務上因為電路本身寄生效應與製程偏異性的關係而產生許多不確定性因素，也因此大大的增加了晶片設計的困難度。此外，若以傳統的教學方式較偏重於教科書上的內容會使得與產業界所需要的基礎能力有一定程度的落差。有鑑於此，本課程有系統的規劃與培育晶片設計之人才，適用於電機系大三之應屆畢業生，協助學生培養積體電路設計之相關基礎能力，以縮短產學落差以及提升國內晶片設計技術的發展，讓學生能有積體電路及半導體等相關理論兼具實務的知識與技能。此外，因課程導向以實務為出發點，因此亦規劃了產業界講師擔任三週的協同授課，讓學生可以更了解類比電路本身相關的產業應用。學期中亦安排了科技產業公司的企業參訪，讓學生實際觀摩業界現況及相關工作內容。

## 肆、計畫特色及具體內容

本課程內容包含四個面向：

### (1) 半導體及類比積體電路設計理論基礎

本計畫執行之課程規劃相較於以往的教學方法，提出創新的教學模式。傳統的教學方式僅以教科

書上的簡易電路模型及架構來設計電路，無法提高學生的學習意願，且對於學生的就業準備度也不夠。因此，在講授課程中穿插了一些實務晶片設計技巧於課程當中，並且以實例介紹進而引入半導體及積體電路設計基礎觀念。

### (2) 電路設計實務經驗講授及Hspice積體電路模擬專題實作

在晶片設計領域上，傳統以理論為基礎的上課模擬難以讓學生對積體電路有更深一步的了解，而且若不著重於實務觀點，學生所設計之電路無法貼近實際下線之狀況，較難具備晶片設計之基礎能力。因此，除了基礎課程知識的講授之外，實務經驗及專題實作的部分是本課程著重的地方，以實際的電路說明設計理論及模擬驗證，讓學生以漸近式的方式熟悉整體晶片設計下線的全部流程，最後以期末專題報告及相關電路project做為考核學生吸收程度效果。

### (3) 業界專家授課部分

此外，為了進一步增加學生的學習動機與學習興趣，本人於學期中邀請了來自工業技術研究院的研究員擔任業師，以實務的觀點介紹與本課程相關之類比硬體電路設計應用領域，業師從科技業的角度讓學生了解電路運作模式及相關產業應用，課程進行中並上課學生撰寫心得報告。從學生的心得報告中得知，同學們覺得此課程對於未來類比電路的知識及往後相關科技業工作了解都有很大的幫助，也達到了增進同學們的學習興趣。





#### (4) 帶領學生校外參訪

在學期過程中，因課程規劃以實務導向為主，所以安排了企業參訪，帶領學生到技嘉科技有限公司進行校外參訪，讓學生提早了解科技業的情況以及相關工作內容方向，透過公司內部人員解說，讓學生對於學習能更有動機以及更有目標。從學生的反應與晤談當中可以得知同學們皆為正面看待，也提昇了學習效果。



## 伍、實施成效及影響（量化及質化）

### (1) 學習量化方面：

期中考30%、期末考10%、期末上台報告30%、期末專題報告10%、作業10%、出席成績佔10%，業師授課心得報告0%，平時測驗兩次0%。

學生數：40人

作業數目：1次

期末專題報告：類比等相關積體電路(運算放大器、帶差參考電路、類比數位轉換器等)

心得報告：2份 (少數同學未繳交，未計入總成績計算)

平時測驗：2次 (未計入總成績計算)

出席率及相關作業報告繳交狀況

	出席	Lab1_bod	Lab2_Ch	長榮技嘉企	Midterm	HW	業師授課	期末報告	Final exam
1	18/18	✓	✓	✓	✓	✓	✓	✓	✓
2	18/18	✓	✓	✓	✓	✓	✓	✓	✓
3	18/18	✓	✓	✓	✓	✓	✓	✓	✓
4	17/18	✗	✓	✓	✓	✗	✗	✓	✓
5	18/18	✓	✓	✓	✓	✓	✓	✓	✓
6	13/18	✗	✗	✓	✓	✗	✓	✗	✓
7	18/18	✓	✓	✓	✓	✓	✓	✓	✓
8	15/18	✓	✓	✗	✓	✗	✓	✓	✓
9	16/18	✓	✓	✓	✓	✓	✓	✓	✓
10	18/18	✓	✓	✓	✓	✓	✗	✓	✓
11	17/18	✓	✓	✓	✓	✗	✓	✓	✓
12	18/18	✓	✓	✓	✓	✓	✗	✓	✓
13	18/18	✓	✓	✓	✓	✓	✓	✓	✓
14	16/18	✓	✓	✓	✓	✗	✓	✓	✓
15	16/18	✓	✓	✗	✓	✗	✗	✗	✓
16	16/18	✓	✓	✗	✓	✗	✓	✓	✓
17	17/18	✓	✓	✓	✓	✗	✓	✓	✓
18	18/18	✓	✓	✗	✓	✓	✗	✓	✓
19	15/18	✓	✓	✗	✓	✓	✓	✓	✓
20	18/18	✓	✓	✓	✓	✓	✗	✓	✓
21	18/18	✓	✓	✓	✓	✓	✓	✓	✓
22	15/18	✓	✓	✗	✓	✗	✓	✓	✓
23	18/18	✓	✓	✗	✓	✓	✓	✓	✓
24	18/18	✓	✓	✗	✓	✓	✓	✓	✓
25	16/18	✓	✓	✗	✓	✓	✗	✓	✓
26	13/18	✓	✓	✗	✓	✗	✗	✓	✓
27	15/18	✗	✓	✓	✓	✗	✓	✓	✓
28	16/18	✗	✓	✓	✓	✓	✓	✓	✓
29	18/18	✗	✓	✓	✓	✓	✓	✓	✓
30	18/18	✗	✓	✓	✓	✓	✗	✓	✓
31	18/18	✓	✓	✓	✓	✓	✗	✓	✓
32	16/18	✗	✓	✓	✓	✓	✓	✓	✓
33	16/18	✗	✓	✓	✓	✓	✓	✓	✓
34	13/18	✗	✓	✓	✓	✓	✗	✓	✓
35	13/18	✗	✓	✓	✓	✗	✗	✓	✓
36	18/18	✓	✓	✓	✓	✓	✓	✓	✓
37	18/18	✓	✓	✓	✓	✓	✓	✓	✓
38	15/18	✓	✗	✓	✓	✓	✗	✓	✓
39	18/18	✓	✓	✗	✓	✗	✓	✓	✓
40	13/18	✗	✓	✗	✓	✗	✗	✓	✓

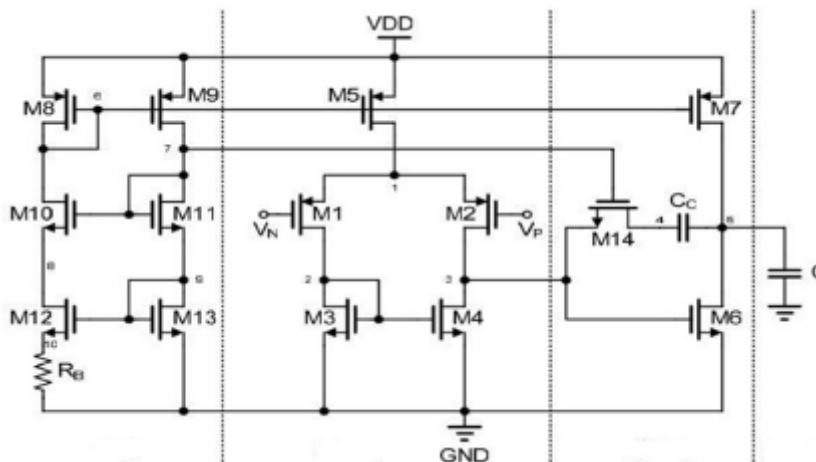
- i). 就出席率而言，以實務為主的課程內容較能引起學生興趣來聽課，所以出席狀況普遍較高，且本課程加入業師授課，讓學生接觸產業界的東西也能提昇同學的興趣。
- ii). 作業部分只有少數未繳交(以類比電路設計實例為作業讓學生練習)。
- iii). 心得報告雖然部分學生沒有繳交(業師授課當週有部分同學尚未出席)，不過從其他大部分學生的心得報告中得知，同學們覺得業師授課的方式對於未來不管是唸研究所或是於系統電路相關科技業工作都有很大的幫助，也可以讓學生更了解積體電路設計的相關應用領域，進而提升學習興趣，唯有少數同學覺得較難跟上業師進度。
- iv). 期末專題報告方面除了兩位同學之外，其它所有同學皆有繳交，但少數同學並沒有完成整體系統類比電路的模擬設計，詢問過其原因後發現他們只能在學校電腦進行練習，所以報告的完整度較差。
- v). 傳統考試如期末考及小考等評分方式。
- vi). 業師授課心得報告並未計入總成績的分數(0%)，原因是主要想了解同學對業師授課的看法與是否有收獲。
- vii). 平時測驗兩次也未計入總成績的分數(0%)，主要是讓學生練習Hspice積體電路模擬軟體的操作，所以並未列入考量，實作課程分數已反映至期末專題報告這個項目。

## (2) 學習質化方面：

學習質化方面，透過專題報告，搭配Hspice模擬軟體執行類比積體電路相關案例實作，並將理論與實務做整合，以增加學生的學習動機與學習態度，培養學生實作能力、解決問題的能力。此外課程規劃上亦加入業界講師進行授課，內容偏向產業界專案的開發設計與實務上的觀點做解說，所以從學生的學習態度與問卷心得來看可以達到質化的效果，而且也能學生的學習興趣。由學生的與業師彼此之間的互動性、反應以及報告內容可以看出此課程安排規劃在學習質化方面具有正面的效果。此外，在學期期間帶領學生校外參訪，讓同學提前了解科技業現況，增進學生學習動機，也對未來方向更建立信心。

(3) 專題實作電路 (Hspice simulation, 以其中一位同學的其中一個lab為例) :

Schematic:



Hspice code:

```
.title test
.lib E:\h05mixddst02v231.lib tt
vdd vdd 0 5
vss vss 0 0
.subckt opamp vn vp out vdd vss
m1 2 vn 1 1 mp w=120u l=1u
m2 3 vp 1 1 mp w=120u l=1u
m3 2 2 vss vss mn w=40u l=1u
m4 3 2 vss vss mn w=40u l=1u
m5 1 6 vdd vdd mp w=16u l=1u
m6 out 3 vss vss mn w=160u l=1u
m7 out 6 vdd vdd mp w=32u l=1u
* bias circuit
m8 6 6 vdd vdd mp w=3.2u l=1u
m9 7 6 vdd vdd mp w=3.2u l=1u
```

```

m10 6 7 8 vss mn w=6u l=1u
m11 7 7 9 vss mn w=6u l=1u
m12 8 9 10 vss mn w=24u l=1u
m13 9 9 vss vss mn w=6u l=1u
rb 10 vss 6k
* miller
cc 4 out 1.5p
cl out vss 3p
m14 4 7 3 vss mn w=20u l=1u
.ends

```

```

x1 vn vp out vdd vss opamp      *ADM
x2 vp vp out1 vdd vss opamp     *ACM
x3 out2 vi out2 vdd vss opamp   *SR
x4 vn vn out3 vdc vss opamp     *pPSRR
x5 vn vn out4 vdd vsc opamp     *nPSRR

vp vp 0 dc 2.5 ac 1
vn vn 0 dc 2.5
vi vi 0 pulse(2 3 20ns 0.1ns 0.1ns 200ns 400ns)
vdc vdc 0 dc=5 ac=1v
vsc vsc 0 ac=1v

.ac dec 10 1k 100meg

.trans 1n 400n

.ptint ac v(vout) v(3)
.print trans v(out2)
.print ac vdb(out) vp(out)

```

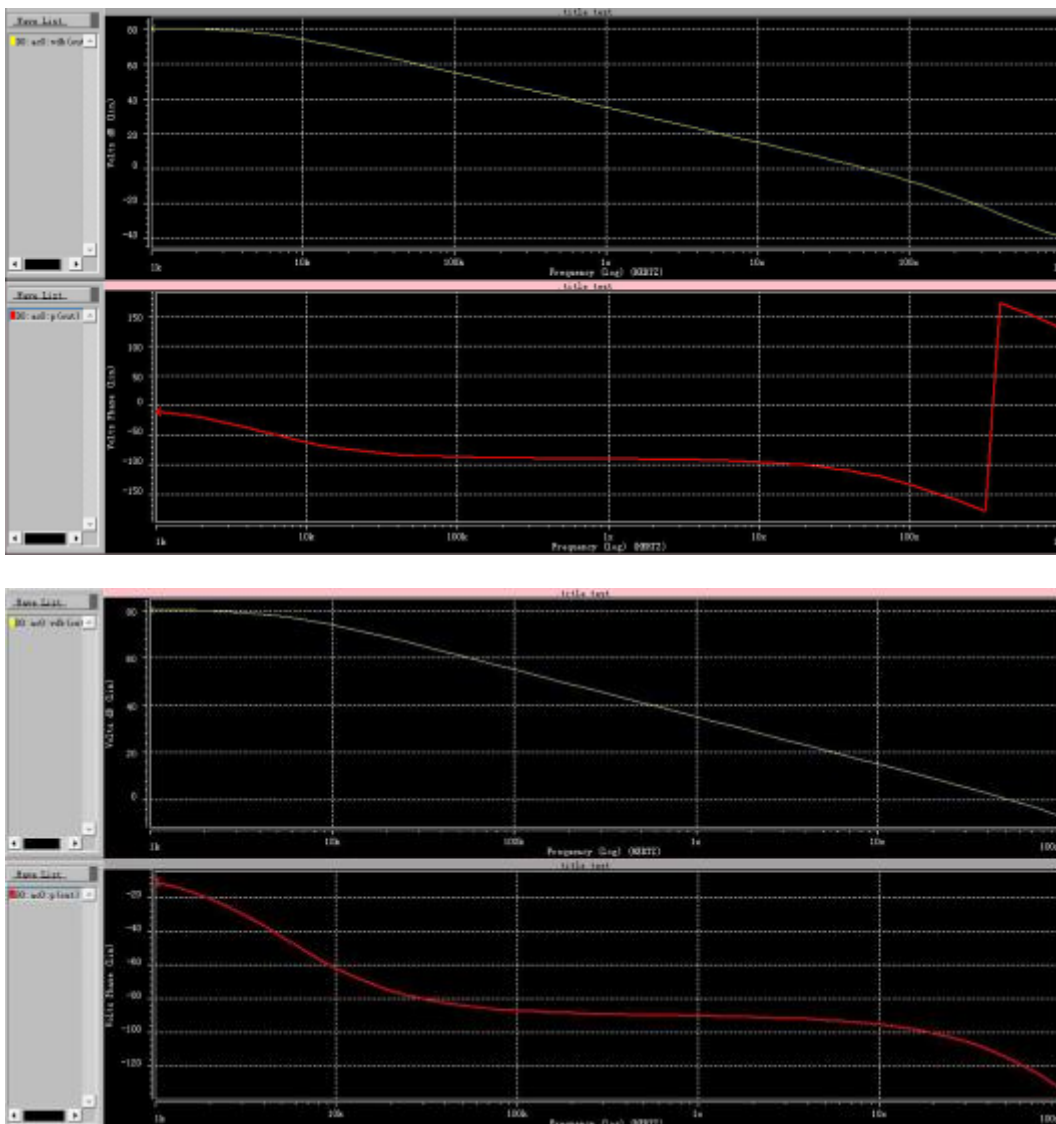


```

.print ac vdb(out1)
.print ac vdb(out3)
.print ac vdb(out4)
.measure ac GBW when vdb(out)=0
.measure ac VPW when vp(out)=-120
.op
.end

```

Simulation results:



## 陸、結論

本計畫以類比積體電路選修課程提出以實務方式融入傳統教學方式，從學生的實作能力、專題報告、出席率等等相關觀察指標來看，的確可以提高學生學習興趣與學習效果，多數學生認同他們需要以未來就業導向的課程規劃，就學習成效而言也達到了不錯的預期結果。此外將業界專家協同教學的方式亦可幫助學生了解產業現況，並提昇業界需求之專業能力，相信大多數學生對類比積體電路設計有更深入的了解，也在未來畢業進入職場工作後能快速進入狀況，面對工作的挑戰。整體而言對課程的安排與教學有正面的幫助。

## 柒、執行計畫活動照片

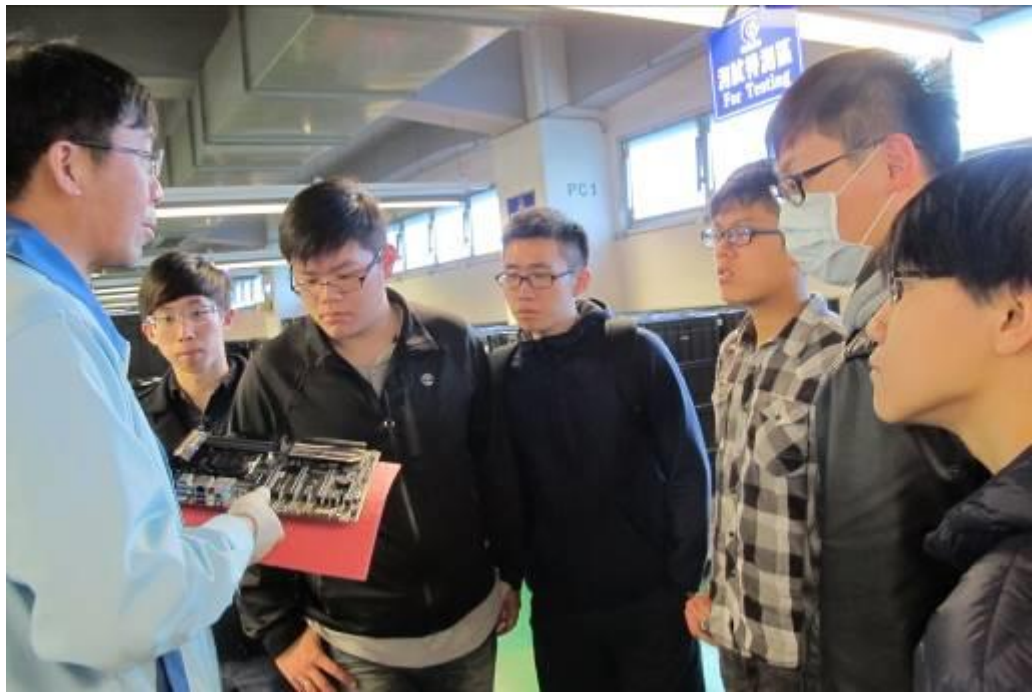
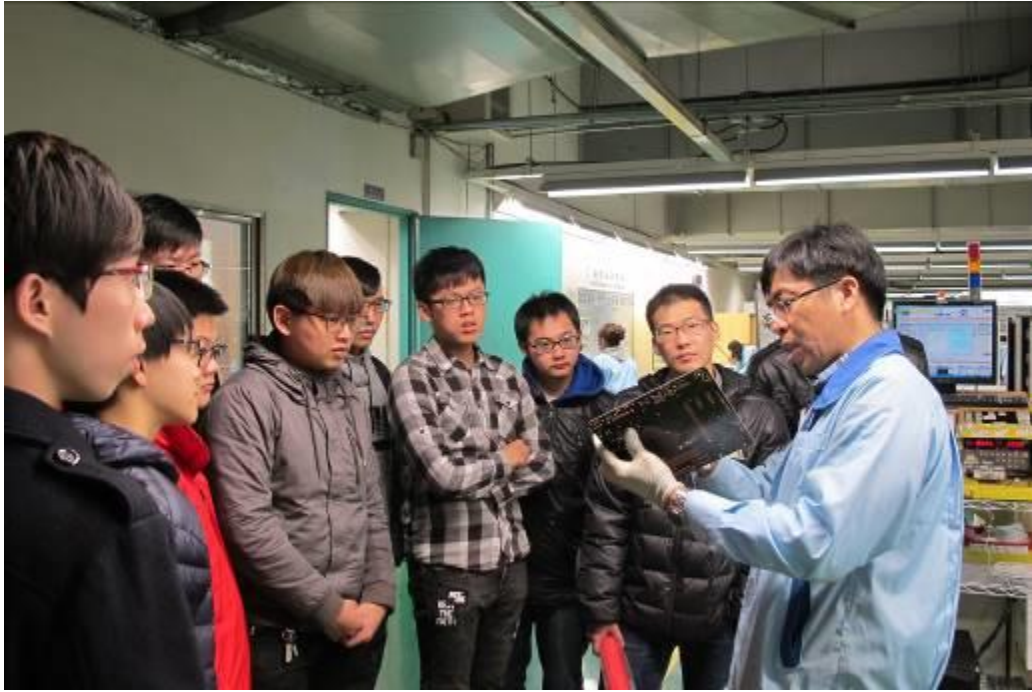














## 捌、附件

光碟片

備註：

1. 本報告書大綱得視需要自行增列項目。
2. 成果報告書須另以光碟儲存，並附加執行計畫活動照片電子檔。